

⑫ 公開特許公報(A) 平1-191450

⑤ Int.Cl.⁴H 01 L 21/90
21/88
21/95

識別記号

庁内整理番号

P-6708-5F
N-6708-5F

④ 公開 平成1年(1989)8月1日

6708-5F 審査請求 未請求 請求項の数 3 (全4頁)

⑬ 発明の名称 半導体装置の製造方法

⑭ 特 願 昭63-14489

⑮ 出 願 昭63(1988)1月27日

⑯ 発 明 者 竹 内 寛 神奈川県川崎市幸区小向東芝町1 株式会社東芝総合研究所内

⑰ 発 明 者 木 村 繁 樹 神奈川県川崎市幸区小向東芝町1 株式会社東芝総合研究所内

⑱ 出 願 人 株式会社東芝 神奈川県川崎市幸区堀川町72番地

⑲ 代 理 人 弁理士 則近 憲佑 外1名

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

(1) 半導体基板のフィールド絶縁膜で囲まれた素子形成領域にゲート絶縁膜を介してゲート電極を形成する工程と、不純物を導入してソース及びドレイン領域を形成する工程と、前記ゲート電極とソースドレイン領域およびフィールド絶縁膜上に第1の層間絶縁膜を形成する工程と第1の層間絶縁膜に所望のコンタクトホールを形成する工程と、前記半導体基板表面にアルミニウム膜を被着し第1層目のアルミニウムパターンを形成する工程と、第2の層間絶縁膜を形成する工程と、SOG膜を塗布する工程と、第3の層間絶縁膜を形成する工程と、前記第3層目の層間絶縁膜とスピコンプラス及び第2層目の層間絶縁膜を連通し第1層目のアルミニウムパターンに接続する連通孔を開口する工程と、開口した後少なくともコリンを含む溶液に浸漬する工程と、酸素を含むガスプラ

ズマに曝らす工程と、全面に第2層目のアルミニウム膜を被着し所望の電極配線パターンを形成する工程とを具備することを特徴とする半導体装置の製造方法。

(2) 前記コリンを含む溶液は0.5重量%~20重量%のコリンを含有することを特徴とする請求項1記載の半導体装置の製造方法。

(3) 前記酸素を含むガスプラズマは分圧比で10%以上の酸素を含有し且つ高周波電力により励起されるを特徴とする請求項1記載の半導体装置の製造方法。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

この発明は半導体装置の製造方法特にA4多層配線構造を用いた半導体装置の製造方法に関する。

(従来の技術)

従来、半導体素子の特性向上と高集積化のため、スケーリング則による素子の縮小化が行なわれている。然しながら金属電極配線例えばアルミニウ

ム配線形成は素子の高集積化による電流密度の増加からスケーリング則を受け入れ難い。従って、Al電極配線を重ねた、2層以上即ち多層配線技術が要求されて来た。この多層配線技術の問題点は1層目の金属電極配線(例えばAl-Si, Si1.0%添加)を形成した後2層目の金属電極配線とを絶縁する層間絶縁膜の形成と更に2層目の金属電極配線を精度よく形成する為の平坦化技術に在る。一般的に平均技術は、2つの方法が知られている。その1つは、レジストエッチバック法と呼ばれ1層目の金属電極配線を形成(層間絶縁膜を被覆した後の半導体基板に生じた凹凸を例えばフォトレジスト等の回転塗布により平坦化し続いて表面をエッチング(エッチング)する。この時層間絶縁膜の凸部分のみをエッチングし凹部分(即ち底部)はフォトレジストで保護される為エッチングが進行せず平坦化が達成される。もう1つは層間絶縁膜を被覆した後の半導体基板上に生じた凹凸表面上にSOG(Spin on Glass)膜を塗布し、その後SOG膜を覆う第2の層間絶縁膜を形成し平坦化

を達成するSOG法がある。

(発明が解決しようとする課題)

これら従来技術による平坦化法の問題点として前述のレジストエッチング法は凸部のエッチング(エッチバック)の制御性に困難がある。また後述のSOG法では、微細な凹凸の平坦化に適しているが、その後行なう第2層目の金属配線と第1層目の金属の接続をする連通孔を開口する際に用いるRIE(Reactive ion etching)により生成された絶縁性の反応生成物が連通孔を塞ぐ。また引続き行なう第2層目の金属電極配線材料の形成時にSOG(Spin on Glass)層からの放出ガスが連通孔内の金属電極配線を酸化し電気抵抗を増大する等の問題を引き起こしている。

SOGを用いた平坦化法の問題点を第2図(a)~(b)を用いて詳細に説明する。即ち、第2図(a)に示す如く半導体基板上(1)にトランジスタ領域が形成され第1層目の金属電極配線(Al-Si)が終了し、SOG膜による平坦化、層間絶縁形成、第2層目の金属電極配線を第1層目の金属電極配線へ

接続する連通孔(10)を開口する。上記連通孔の開孔はフォトレジストパターンをマスクとし反応性イオンエッチング法により行なわれる。この時にオーバーエッチングにより第1層目の金属電極配線材であるAl-Siもわずかながらエッチングされ同時にエッチングされるマスク材のフォトレジストとの反応生成物が連通孔内壁面に付着する。この反応生成物はアルミニウム化合物で次いて行なう酸素灰化法によるフォトレジストの除去時にも連通孔内に残留する。引続き純水洗浄の処理を施し第2図(b)の如く第2層目の金属電極配線(13)を施し半導体装置が形成される。然しながら、第2図(a)の連通孔内に残留したフォトレジストとアルミニウムの反応生成物は第2層目の金属電極材形成の前処理である純水洗浄により一部は剥離除去されるが一部残留し金属電極材の連通孔内への形成を防げる。更に反応生成物の剥離により現出した連通孔内壁のSOG層からの脱ガスにより第2層目の金属電極材が酸化(14)され電気抵抗が増大する。この結果完成された半導体装置の

特性を調べると第1層目と第2層目の金属電極が接続する接触抵抗値がバラッキをもちその値は $1.0\mu\text{m}^2$ の連通孔内で 0.5Ω ~無限大と大きな値となっていた。

本発明の目的は、上記事情に鑑みてなされたもので、SOG法を用いた2層金属配線構造を有する半導体装置の信頼性向上を図り得る製造方法を提供することを目的とするものである。

(発明の構成)

(課題を解決するための手段)

本発明は半導体基板に形成された能動素子を接続する第1層目の金属電極配線パターン形成した後、第1の層間絶縁膜を形成し、続いてSpin on Glassを塗布引き続き第2の層間絶縁膜を形成した後、第1層目の金属電極配線パターンに連通する連通孔を第2の層間絶縁膜、Spin on Glass、第1層間絶縁膜を介して開口する。この後半導体基板全体をコリン濃度5%~20%(重量比)の溶液に浸漬し、更に酸素分圧10%以上のガスプラズマに曝す工程を経てこの後従来と同様第2層目

の金属電極配線を形成する。

次に本発明の半導体装置の製造方法のコリン濃度と酸素分圧の限定理由について詳細に説明する。

① コリン

コリンの水溶液は反応性イオンエッチングによって生成されるアルミニウム或いはアルミニウム合金と有機物（例えばフォトレジスト）との混合合成物を溶解する。かかるコリンの濃度が20%を超えると金属電極配線材のアルミニウム或はアルミニウム合金自体の溶解速度が急上昇し、5%以下では前記混合合成物の溶解速度が著しく低下する。より好ましいコリンの濃度は重量比で5%～20%の範囲である。

② 酸素

酸素はガスプラズマ化する事により連通孔側壁面に現出しているSOG (Spin on Glass) 層のDensify効果をもつ。かかる酸素ガスプラズマの分圧は、10%以下ではSOG (Spin on Glass) のDensify 効果を著しく低下する。好ましくはSOGの酸化とDensify 効果を高める酸素分圧10%以

下工程断面図を示す。第1図(a)は、以下に示す工程を経て形成される。即ち、p型(100)基板(1)上にn-channel トランジスタを形成し第1層目の金属電極であるAl-Si(Si含有量1.0%)合金配線(7)のパターンを設け、第1の層間絶縁膜(8)をシランガス(SiH₄)と亜酸化窒素(N₂O) ガスを用いたプラズマCVD (Chemical vapor deposition)法によりシリコン酸化膜を厚さ0.5 μ m堆積する。続いてSOG (Spin on Glass)膜(9)を全面に厚さ0.3 μ m塗布硬化し平坦化を達成した後第2の層間絶縁膜(10)を第1の層間絶縁膜(8)と同様にプラズマCVD法により厚さ0.5 μ m堆積する。引続きフォトレジストマスクパターンを用い第1層目の金属電極配線であるAl-Si(7)パターン表面に達する連通孔(10)をフロン系ガスを用いた反応性イオンエッチング法で開口しマスク材のフォトレジストを酸灰化法により除去する。以上の工程により第1図(a)が形成される。

続いて連通孔内に生じた絶縁性の反応生成物(11)を第1図(b)の如く本発明であるコリン濃度

上のガスプラズマ放電に連通孔を開口した半導体基板を曝らす事が望ましい。

(作用)

本発明によれば連通孔を開口した半導体基板をコリン溶液に浸漬する事により、連通孔開口時に生成されたRIE (Reactive Ion Etching) の反応生成物（アルミニウム或はアルミニウム合金とPhoto Resistの混合合成物）を除去する。更らに酸素ガスプラズマに曝らす事により連通孔側壁に現出したSOG (Spin on Glass)をデンシファイする事が出来るため、引続き行なう従来の第2層目の金属電極配線材（例えばアルミニウム）の成膜時に起こる連通孔内部の抵抗値の増大を防止する事ができ信頼性の高い金属電極配線形成ができる。

(実施例)

以下本発明を第1図(a)～(c)を用いて詳細に説明する。

第1図(a)に従来法と同様の半導体装置製造工程を用いた第2層目の金属電極配線形成直前の工

程を示す。第1図(a)は、以下に示す工程を経て形成される。即ち、p型(100)基板(1)上にn-channel トランジスタを形成し第1層目の金属電極であるAl-Si(Si含有量1.0%)合金配線(7)のパターンを設け、第1の層間絶縁膜(8)をシランガス(SiH₄)と亜酸化窒素(N₂O) ガスを用いたプラズマCVD (Chemical vapor deposition)法によりシリコン酸化膜を厚さ0.5 μ m堆積する。続いてSOG (Spin on Glass)膜(9)を全面に厚さ0.3 μ m塗布硬化し平坦化を達成した後第2の層間絶縁膜(10)を第1の層間絶縁膜(8)と同様にプラズマCVD法により厚さ0.5 μ m堆積する。引続きフォトレジストマスクパターンを用い第1層目の金属電極配線であるAl-Si(7)パターン表面に達する連通孔(10)をフロン系ガスを用いた反応性イオンエッチング法で開口しマスク材のフォトレジストを酸灰化法により除去する。以上の工程により第1図(a)が形成される。

このようにして形成された半導体装置は、第1図(c)から判るように平坦化技術にSOG膜を用い2層金属電極配線形成を有しているにもかかわらず従来技術で生じた連通孔(10)内での抵抗増大等の問題点を解決できた。

(発明の効果)

即ち本実施例で形成した半導体装置を用いて、第1層目の金属電極配線(7)と第2層目の金属電極配線(13)との接触抵抗を測定した。測定は連通孔の開口面積約1.0 μ m²であるが本実施例を施すことにより0.02 Ω 以下であり従来技術の0.5 Ω から無限大とバラツキが大であった金属電極配線間の接触抵抗が大幅に改善された。

尚本実施例では、絶縁性の反応生成物を除去す

る為に7%濃度の水溶液を用いたがアルコール系の溶液によっても同等の効果が得られることは言うまでもない。

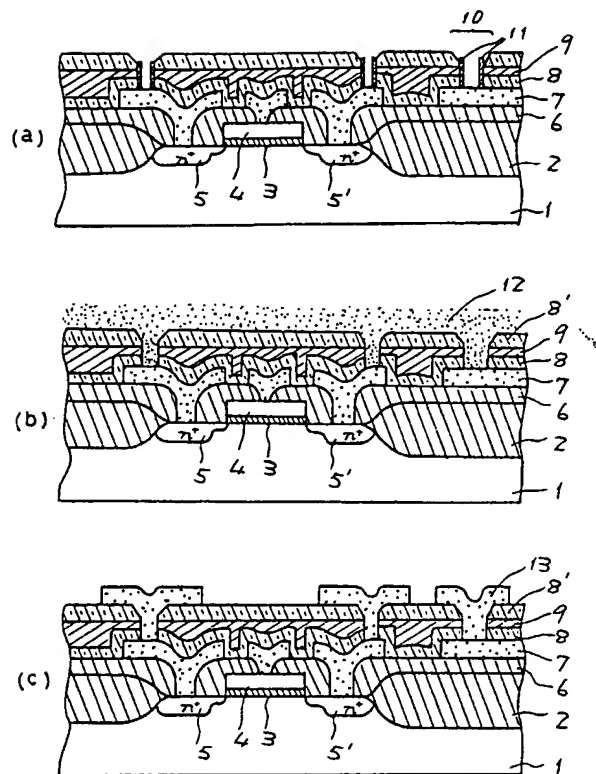
4. 図面の簡単な説明

第1図は本発明における一実施例の製造工程を示す断面図、第2図は従来の製造工程を示す断面図である。

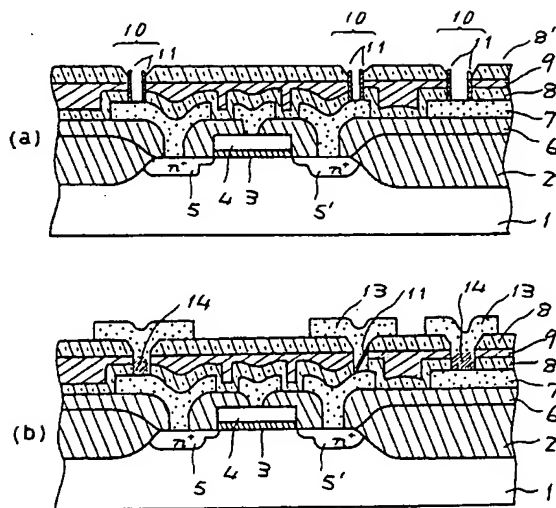
図示において

- (1)…p型シリコン基板 (2)…フィールド酸化膜
- (3)…ゲート酸化膜 (4)…Poly-Siゲート電極
- (5), (5')…ソース及びドレイン拡散層
- (6)…層間絶縁膜 (7)…第1層Al-Si電極配線
- (8)…第2層目の層間絶縁膜 (プラズマCVD酸化膜)
- (10)…連通孔 (11)…絶縁性の反応生成物
- (12)…酸素ガスプラズマ
- (13)…第2層Al-Si電極配線
- (14)…電気抵抗増大したAl-Si電極配線

代理人 弁理士 則 近 憲 佑
同 松 山 允 之



第 1 図



第 2 図